

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-190859

(43)Date of publication of application : 22.07.1997

(51)Int.Cl.

H01R 23/68

H05F 3/02

(21)Application number : 08-018332

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 08.01.1996

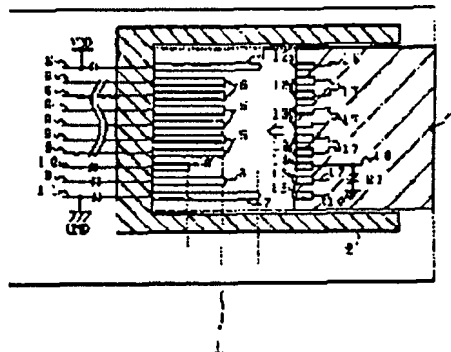
(72)Inventor : NISHIWAKI KAZUYUKI

(54) CONNECTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a connector which can prevent ill influence of static electricity upon the circuit at the time of connecting and generates the reset condition automatically when connections are completed.

SOLUTION: An electronic component 3 includes a terminal 12 for power supply, terminal 15 for grounding, terminal 14 for reset signal wire, and a plurality of terminals 13 for signal wires. A connector 1 includes terminal 6s for reset signal wires to be inserted to the respective mating parts and having the shortest projecting portion, other terminals 5 for signal wires 5 which are next shorter, a terminal 4 for power supply having the longest projecting portion, and a terminal 7 for grounding. Thereby the static electricity at the time of connecting jumps to the wire for power supply and the one for grounding, and there the reset signal wire will be connected lastly, and it is possible to generate the reset condition only by completing the connections.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-190859

(43) 公開日 平成9年(1997)7月22日

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 R 23/68		7815-5B	H 0 1 R 23/68	L
H 0 5 F 3/02			H 0 5 F 3/02	K

審査請求 未請求 請求項の数 2 F D (全 4 頁)

(21) 出願番号 特願平8-18332

(22) 出願日 平成8年(1996)1月8日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 西脇 和幸

東京都羽村市栄町3丁目2番1号 カシオ
計算機株式会社羽村技術センター内

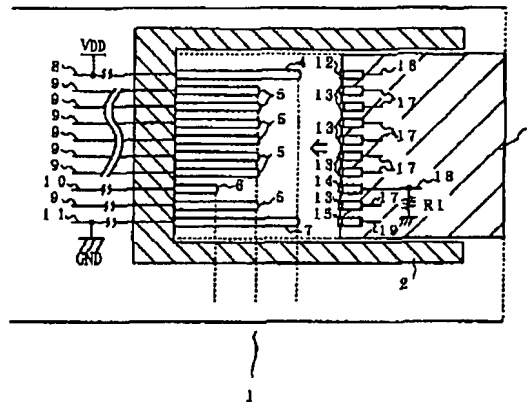
(74) 代理人 弁理士 荒船 博司 (外1名)

(54) 【発明の名称】 コネクタ

(57) 【要約】

【課題】 接続時において静電気が回路に及ぼす悪影響を防止するだけでなく、接続すれば自動的にリセット状態が得られるコネクタを提供する。

【解決手段】 電子部品3は、電源用端子部12、グラウンド用端子部15、リセット信号線用端子部14、複数の信号線用端子部13を有し、コネクタ1は、それぞれ対応して差し込まれる、突出部分が最も短いリセット信号線用端子部6、次に短いその他の信号線用端子部5、そして突出部分が最も長い電源用端子部4とグラウンド用端子部7を突出して備え、接続時における静電気は電源配線、グラウンド線に飛び、リセット信号線が最後に接続されることにより接続するだけでリセット状態になる。



【特許請求の範囲】

【請求項1】電子部品に設けられた複数の端子部のそれぞれに対応して電氣的に接続される電源用端子部、グランド用端子部及び複数の信号線用端子部を備えたコネクタにおいて、

前記複数の信号線用端子部の1つがリセット信号線用端子部であって、

前記電子部品の複数の端子部を前記コネクタに接続する時、前記電源用端子部及び前記グランド用端子部、前記リセット信号線を除いた他の信号線用端子部、該リセット信号線用端子部の順に電氣的に接続する構成としたことを特徴とするコネクタ。

【請求項2】前記電子部品の各端子部は、接続方向に対して略垂直に配置されており、

前記コネクタは、該電子部品の複数の端子部に対する突出部分が前記リセット信号線用端子部の突出部分が最も短く、次にその他の前記信号線用端子部の突出部分が短く、前記電源用端子部および前記グランド用端子部の突出部分が最も長いことを特徴とする請求項1記載のコネクタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子回路を接続するコネクタに関する。

【0002】

【従来の技術】従来、図2に示すように、コネクタ40は、本体部回路の電源用配線24、グランド線27、リセット信号線26およびその他の信号線25、にそれぞれ結線された電源用ピン20、グランド用ピン23、リセット信号線用ピン22およびその他の信号線用ピン21を開口方向に向って突出している状態で並設して備えている。これらのピンの形状はすべて同一であり、突出部分の長さは等しい。また、電子部品、例えばIC(Integrated Circuit)チップ41を正確に接続させる誘導トレイ42を備えている。

【0003】また、このコネクタに接続されるICチップ41には、内蔵している回路の配線34〜37に各々対応して結線されている端子孔30〜33が、ICチップ41の端面に開口して設けられている。これらの端子孔30〜33は、前記電源用ピン20、前記グランド用ピン23、リセット信号線用ピン22、およびその他の前記信号線用ピン21に各々対応している。

【0004】そして、本体部回路に接続されているコネクタ40とICチップ41とを接続するとき、電源用ピン20、グランド用ピン23、リセット信号線用ピン22およびその他の信号線用ピン21のすべてのピンは、ICチップ25に一樣に設けられた各々のピンに対応する端子孔30〜33と各々略同時に接続されることになる。

【0005】

【発明が解決しようとする課題】ところで、上記のようなコネクタにおいて、コネクタのピンとそれが接続されている本体に対して、電子部品、例えばICチップまたはコネクタが、数kV〜数10kVの静電気レベルである高い電位差を持っていた場合において、その接続時に帯電している電荷が放電する状態、つまり静電気が飛ぶ状態が起こる。

【0006】上記図2に示したような従来のコネクタにおいて、帯電している電荷が放電する場合、接続するときの両者の端子間の距離は、全て等距離にあるため、静電気の性質上、どの端子対間においても帯電している電荷が放電される確率は等しい。従って、従来のコネクタでは、静電気に対して比較的弱い信号線に静電気が飛び、信号線に電流が流れ、信号線に結線された回路に悪影響を及ぼす可能性があるという問題があった。

【0007】さらに、上記従来例においては、コネクタ40と、ICチップ41との接続において、両者の電源を入れたまま接続する場合、接続後にコネクタ側の回路から電子部品に対してリセット信号を送る作業を行う必要がある。つまり、コネクタと電子部品とを接続するとき、両者の電源用、グランド用、リセット信号線用および他の信号線用の各々のピンと端子孔は略同時に接続されるため、コネクタに電子部品が完全に接続された後、接続したことをコネクタ側の回路で検出し、その後、電子部品回路にリセット信号を送る処理工程を行わなければならない。

【0008】そこで、本発明の課題は、接続時において静電気が回路に及ぼす悪影響を防止するだけでなく、コネクタを接続すれば自動的にリセット状態が得られるコネクタを提供することを目的としている。

【0009】

【課題を解決するための手段】以上の課題を解決すべく請求項1記載の発明は、電子部品、例えばICチップ、に設けられた複数の端子部のそれぞれに対応して電氣的に接続される電源用端子部、グランド用端子部および複数の信号線用端子部、例えば各々ピンを突出して備えたコネクタにおいて、前記複数の信号線用端子部の1つがリセット信号線用端子部であって、前記電子部品の複数の端子部を前記コネクタに接続する時、前記電源用端子部および前記グランド用端子部、前記リセット信号線を除いた他の信号線用端子部、該リセット信号線用端子部の順に電氣的に接続する構成としたことを特徴としている。

【0010】この請求項1記載の発明によれば、コネクタと電子部品を接続するとき、始めに前記電源用端子部およびグランド用端子部が接続され、次に前記その他の信号線用端子部が接続され、最後に前記リセット信号線が接続される。したがって、対応する端子部同士を接続するときに静電気が飛ぶ場合、帯電している電荷は、最も接近している電源用端子部およびグランド用端

10

20

30

40

50

子部の各々対応する端子部間に放電するとともに、両者を接続するだけで、電子部品側にリセット信号が最後に送られリセットがかかる状態となる。

【0011】さらに、請求項2記載の発明は、請求項1記載のコネクタにおいて、前記電子部品の各端子部は、接続方向に対して略垂直に配置されており、前記コネクタは、該電子部品の複数の端子部に対する突出部分が前記リセット信号線用端子部の突出部分が最も短く、次にその他の前記信号線用端子部の突出部分が短く、前記電源用端子部および前記グランド用端子部の突出部分が最も長いことを特徴としている。

【0012】この請求項2記載の発明によれば、リセット信号線用端子部の突出部分が最も短く、次にその他の信号線用端子部の突出部分が短く、電源用端子部およびグランド用端子部の突出部分が最も長いので、コネクタと電子部品を接続する時、始めに前記電源用端子部および前記グランド用端子部が接続され、次に前記その他の信号線用端子部が接続され、最後に前記リセット信号線用端子部が接続される。したがって、対応する端子部同士を接続する時に静電気が飛ぶ場合、帯電している電荷は、最も接近している電源用端子部およびグランド用端子部の各々に対応する端子部間に放電すると共に、両者を接続するだけで電子部品側にリセット信号が最後に送られリセットがかかる状態となる。

【0013】

【発明の実施の形態】以下、図1を参照して本発明に係るコネクタの実施の形態を詳細に説明する。図1は、本発明を適用したコネクタの一実施の形態を示す平面断面図である。

【0014】この図1において、1は本発明に係るコネクタ、2は誘導トレイ、3は電子部品、4は電源用ピン（電源用端子部）、5はその他の信号線用ピン（信号線用端子部）、6はリセット信号線用ピン（リセット信号線用端子部）、7はグランド用ピン（グランド用端子部）、8は本体回路の電源用配線、9は本体回路の他の信号線、10は本体回路のリセット信号線、11は本体回路のグランド線である。また、12は電源用端子孔（孔部による電源用端子部）、13は各々信号線用端子孔（孔部による信号線用端子部）、14はリセット信号線用端子孔（孔部によるリセット信号線用端子部）、15はグランド用端子孔（孔部によるグランド用端子部）、16は電子部品の本体回路の電源用配線、17は電子部品回路の他の信号線、18は電子部品回路のリセット信号線、19は電子部品回路のグランド線である。

【0015】本実施の形態で図1に示されているコネクタ1は、回路を積んだ電子機器等の本体の電源用配線8、グランド用線11、リセット信号線10およびその他の信号線9に各々対応して結線され、突出した状態で並べられている電源用ピン4、リセット信号線用ピン6、他の信号線用ピン5、5、・・・、5、グランド用ピ

ン7の10本のピンと、前記10本のピンの突出部分が外方向に臨むよう配置された断面コ字状の誘導トレイ2とを備えている。前記誘導トレイ2は、電子部品、例えばICチップ3をスムーズに誘導し、コネクタ1と接続させるものであり、10本のピンの両側から外方向に開放する形で設置されている。

【0016】前記コネクタ1に内蔵されている、電源用ピン4、グランド用ピン7、リセット信号線用ピン6および他の7本の信号線用接続ピン5、5、・・・、5は、図1の図示上方から電源用ピン4、6本の信号線用ピン5、5、・・・、5、リセット信号線用ピン6、1本の信号線用ピン5を挟んでグランド用ピン7の順に配置され等間隔に並設されている。そして、コネクタ1に設けられているこれらのピンは同径、同質であり、前記リセット信号線用ピン6は最も短く突出し、次に前記他の7本の信号線用ピン5、5、・・・、5が短く、前記電源用ピン4と前記グランド用ピン7は同じ長さで最も長く突出した形となっている。

【0017】前記コネクタ1が有する誘導トレイ6によって誘導し接続されるICチップ3は、内部の回路の電源用配線16、グランド用線19、リセット信号線18、その他の信号線17にそれぞれ対応して結線されている電源用端子孔12、グランド用端子孔15、リセット信号用端子孔14およびその他の信号線用端子孔13を、前記コネクタ1に挿入される端面に沿って一様に備えている。また、各前記端子孔12～15には、それぞれ対応している前記電源用ピン4、前記グランド用ピン7、前記リセット信号線用ピン6および前記他の信号線用接続ピン5と嵌合して接続される孔部が設けられている。なお、この電子部品の回路は、リセット信号線17にプルダウン抵抗R1を設けている。

【0018】以上の構成からなるコネクタにおいて、前記コネクタに対し数kV～数10kVの静電気レベルである高い電位差を持ったICチップ3を接続するとき、前記ICチップ3が誘導トレイ2を通りコネクタ側のピン4～7に近づくと、静電気的特性上、対応する端子部間距離が一番近い電源配線またはグランド線に確実に静電気が飛ぶことになる。つまり、電源やグランドの静電気に対する耐性はリセット信号や他の信号に比べて強いので、リセット信号を含む信号線9、10に静電気が飛ぶことにより生じる回路への悪影響を防ぐ。

【0019】そして、ICチップ3をさらに誘導トレイ6を通し、コネクタ1に設けられているピン4～7に近づけると、まず、リセット信号線用を含む8本の信号線用ピン5、6の両端に配置された電源用ピン4とグランド用ピン7が、ICチップ3に備えられている各々対応する端子孔12、15に同時に差し込まれ、次に両者の他の7本の信号線用ピン5、5、・・・、5が、対応する他の信号線用端子孔13、13、・・・、13に差し込まれ、最後にリセット信号線用ピン6がリセット信号用

5

端子孔14に差し込まれ接続される。つまり、電子部品内の回路は信号線が接続された後に、リセット信号が送られることとなり、結果的に電子部品を接続するだけでリセットがかかる。

【0020】なお、上記実施の形態例においては、端子部であるピンを突出して設けているコネクタは本体側に接続されており、それに対応する端子孔を電子部品側に設けているが、これに限るものではなく、ピンを突出して設けているコネクタを電子部品側に設け、それに対応する端子孔を設けている電子部品を本体側に備えて、両者を接続するようにしてもよい。

【0021】また、上記の実施形態例においては、コネクタ側の突出しているピンの長さを異なるようにしたが、これに限るものではなく、コネクタ側を接続方向に対して垂直に構成し、電子部品側の端子の位置を接続タイミングが異なるように配置するようにしてもよい。すなわち、電源用端子およびグランド用端子が最もコネクタ側に配置し、次にコネクタ側に近い位置にリセット端子を除く信号線端子を配置し、最もコネクタから遠い位置にリセット端子を配置するようにすればよい。

【0022】さらに、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である。

【0023】

【発明の効果】以上のように、請求項1記載の発明に係るコネクタによれば、前記電子部品の複数の端子部を前記コネクタに接続する時、前記電源用端子部および前記グランド用端子部、リセット信号線を除いた他の信号線用端子部、リセット信号線用端子部の順に電気的に接続されるため、接続するときに静電気が飛ぶ場合、静電気は最も近い距離にある電源用端子部およびグランド用端子部の各々対応する端子部間に飛び、他の複数の信号線用端子部間には飛ばない。したがって、静電気による信

6

号線への悪影響を防ぐことができる。さらに、前記リセット信号線は、最後に接続されることになるため、自動的にリセット処理が行われる。

【0024】そして、請求項2記載の発明に係るコネクタによれば、コネクタを接続する時、まず、電源用端子部およびグランド用端子部とこれらの各々対応する端子部とが、最も近づくため、対応する端子部同士を接続するときに静電気が飛ぶ場合、静電気は最も近い距離にある電源用端子部およびグランド用端子部の各々対応する端子部間に飛び、他の複数の信号線用端子部間には飛ばない。したがって、静電気が信号線用端子部間に飛びることにより生じる回路への悪影響を防止することができる。さらに、最後に前記リセット信号線が接続されるため、両者を接続するだけで電子部品側にリセット信号が最後に送られ、自動的にリセットがかかる状態となる。

【図面の簡単な説明】

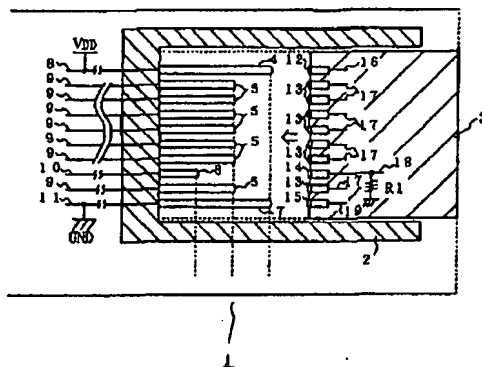
【図1】本発明を適用したコネクタの一実施の形態を示す平面断面図である。

【図2】従来のコネクタの一例を示す平面断面図である。

【符号の説明】

- 1 コネクタ
- 3 電子部品
- 4 電源用ピン（電源用端子部）
- 5 信号線用ピン（信号線用端子部）
- 6 リセット信号線用ピン（リセット信号線用端子部）
- 7 グランド用ピン（グランド用端子部）
- 12 電源用端子孔
- 13 信号線用端子孔
- 14 リセット信号線用端子孔
- 15 グランド用端子孔

【図1】



【図2】

